

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02105405 A**

(43) Date of publication of application: **18.04.90**

(51) Int. Cl

H01L 21/02

(21) Application number: **63258656**

(71) Applicant: **NEC CORP**

(22) Date of filing: **13.10.88**

(72) Inventor: **OKA KENJI**

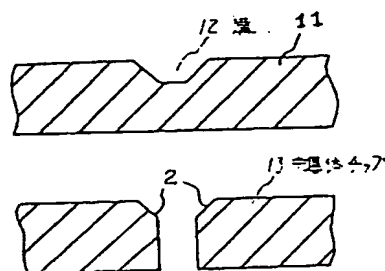
(54) SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To reduce a crack and a breakage at a chip end and to shorten a distance from the chip end to an element part by chamfering the chip end.

CONSTITUTION: A groove 12 is dug in a semiconductor substrate 11 by using a diamond grindstone; in succession, the groove is dug so as to reach its rear; a semiconductor chip 13 having a chamfered part 2 is obtained. By this chamfering operation, it is not required to keep a definite distance from a peripheral part when an element is arranged in anticipation of a breakage of a chip end; the chip can be reduced.

COPYRIGHT: (C)1990,JPO&Japio



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-105405

⑬ Int.Cl.³

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)4月18日

H 01 L 21/02

B

7454-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭63-258656

⑰ 出 願 昭63(1988)10月13日

⑱ 発 明 者 岡 健 次 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体装置

特許請求の範囲

半導体チップ周辺部のチップ主表面とチップ側面とが形成するチップ主表面端を面取りしたことを特徴とする半導体装置。

発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置に関し、特に半導体チップの形状に関する。

(従来の技術)

半導体装置に使われる従来の半導体チップは、第5図(a)、(b)、(c)に示すように一般に直方体である。これは半導体チップが1枚の半導体基板に多数の半導体チップを形成した後、ダイヤモンド回転砥石で切断する工程によって形成

されることによる。

(発明が解決しようとする課題)

ところが上述の半導体チップはチップ周辺に割れや欠けが生じやすい。なぜなら、半導体そのものは硬いがもろいという性質を持っているから、直角に加工するとどうしても角で割れや欠けが生じてしまう。この割れや欠けは第1には製造工程中に生じる。ダイヤモンド砥石での切断工程で生じやすい。第2には完成した半導体装置を使用中に生じる。使用時の熱や機械的応力が加わりチップ周辺に周囲の樹脂から応力が加わるためである。

半導体チップに割れや欠けが生じると、その部分に形成した半導体素子は不良となり半導体装置が動作不良となる。これを防ぐためチップ周辺から一定距離(およそ40~50μm)は素子を配置しない様になっている。本発明の目的は、上述の従来の欠点を除去した半導体装置を提供することである。

(課題を解決するための手段)

本発明による半導体装置は、半導体チップ周辺部のチップ主表面とチップ側面とが形成するチップ主表面端を面とりしたことを特徴とする。

〔実施例〕

次に本発明について図面を参照して説明する。第1図(a)は本発明の一実施例を示す半導体チップの平面図、第1図(b)は第1図(a)のA-A'断面図、第1図(c)は第1図(b)のチップ端部の拡大図である。第1図(c)で明らかな様に本実施例では半導体チップ1の端部に面取り部2が設けてある。従来の半導体チップは、第5図(c)で明らかな様にチップ端は面取りしてなく直角のままであった。

本実施例の製造方法を第2図に示す。第2図(a)の半導体基板11にダイヤモンド砥石を用いて第2図(b)のように溝12を掘り、続いて第2図(c)のように溝を裏面に到達させることで面取りを行なって半導体チップ13を得ることができる。

また、一度の研削でもダイヤモンド回転砥石

14の新面形状を第3図(b)に示す様に工夫することで第3図(a)の半導体基板11から直ちに第3図(c)に示す面取りを行なった半導体チップ13が得られる。

第4図は本発明の半導体チップの他の製造方法を示す。この方法では面取りを研削の前に行なう。すなわち、第4図(a)の半導体基板21のチップ端子定部分にあらかじめ溝22を形成しておく。溝の形成の方法は化学的に半導体をエッチングしてもよいし、物理的にプラズマエッチング等で形成してもよい。選択的にチップ端子定部分をエッチングするには写真蝕刻法を用いる。その後従来の法と同様に第4図(c)のように切削して半導体チップ23を得る。この方法では面取り部に応力が残らなく、また面取り部も正角に加工できる利点がある。

〔発明の効果〕

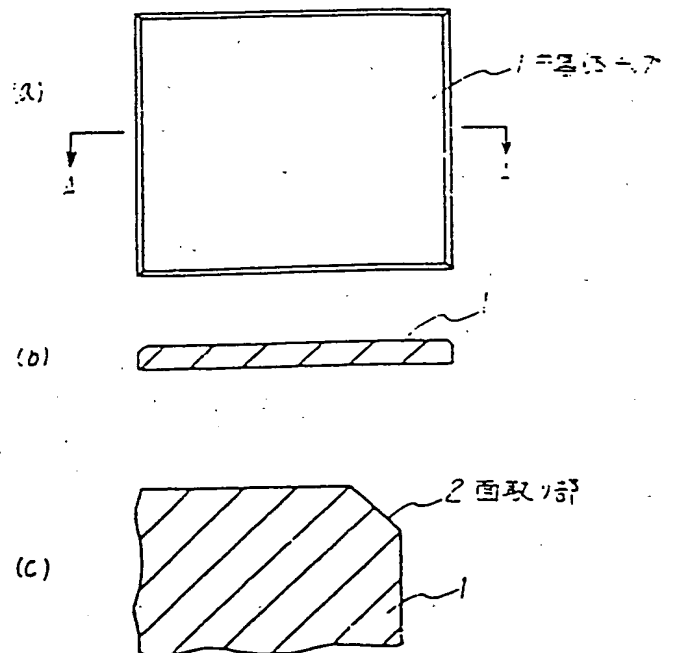
以上説明したように本発明はチップ端に面取りを行なうことによりチップ端の割れ、欠けが少なくなり、チップ端と素子部分までの距離を短める

ことができ、チップ縮小を図ることができ、コストダウンになる。また組立後の信頼度も向上する。

図面の簡単な説明

第1図(a)は本発明の一実施例の平面図、第1図(b)は第1図(a)のA-A'断面図、第1図(c)は第1図(b)の断面図の部分拡大図、第2図(a)、(b)、(c)、第3図(a)、(b)、(c)および第4図(a)、(b)、(c)は本発明の半導体チップの製造方法を示す断面図、第5図(a)は従来の半導体チップの平面図、第5図(b)は第5図(a)のB-B'断面図、第5図(c)は第5図(b)の部分拡大図である。

1、13、23、33…半導体チップ、2…面取り部、11、21…半導体基板、12、22…溝、14…ダイヤモンド回転砥石。



第 1 図

代理人 弁理士 内 原



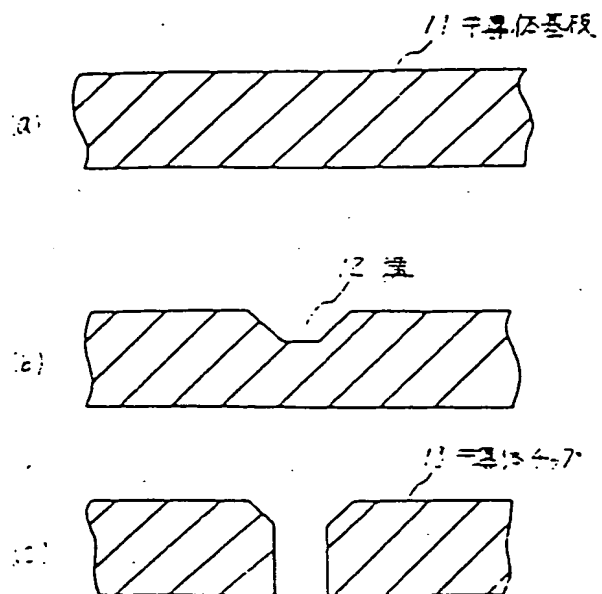


図 2

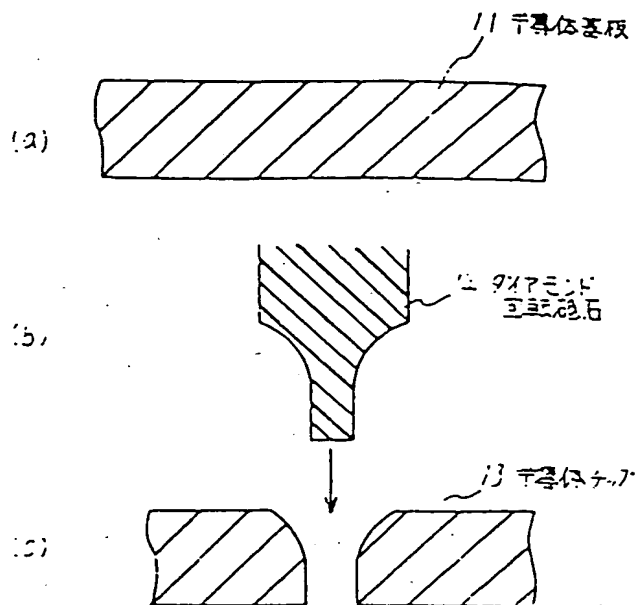


図 3

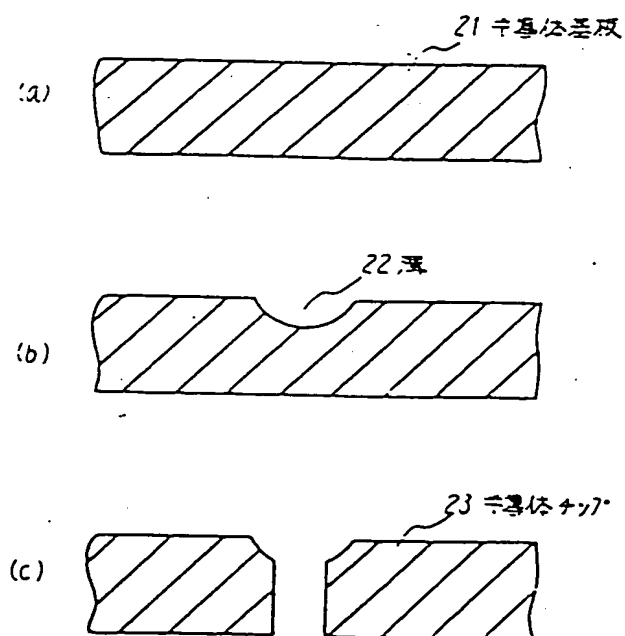


図 4

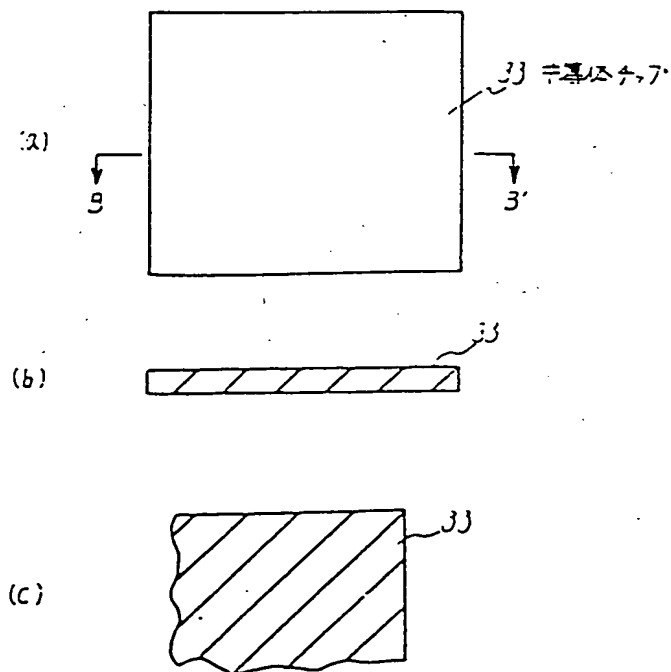


図 5